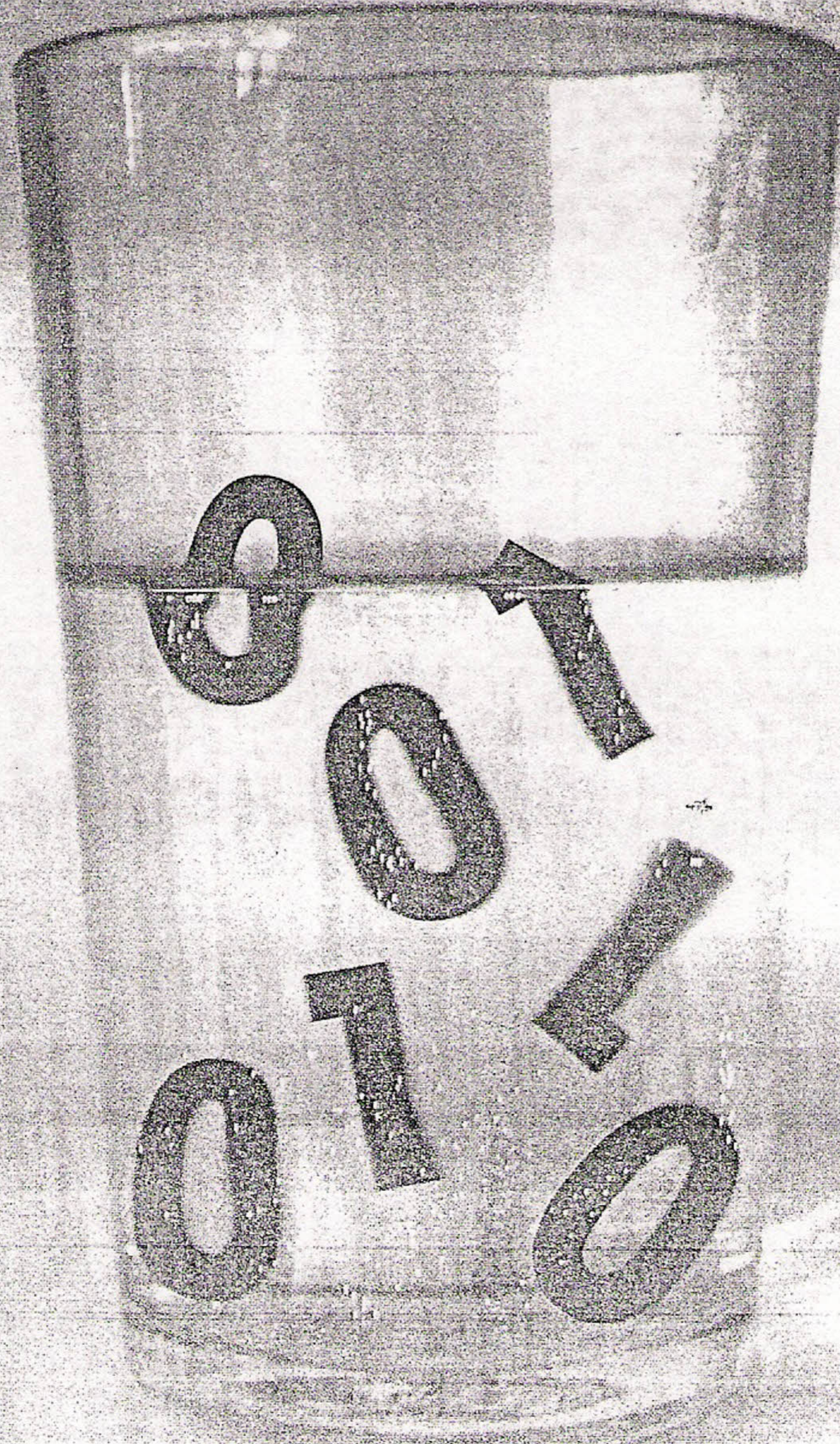


# مهندسی کامپیوتر و IT

معماری کامپیوتر | تالیف: دکتر اسماعیل نامور



پیر

# معماری کامپیوتر

مجموعه مهندسی کامپیوتر

دکتر اسماعیل نامور

مؤسسه آموزش عالی آزاد پارسه



ویرایش چهارم: بهار ۸۶ | تیراژ: ۳۵۰۰ نسخه |  
شابک: ۶-۷۵-۸۷۱۹-۹۶۴ | ISBN: 964-8719-75-6

نشانی: بالاتر از میدان ولی عصر | کوچه دانش کیان | ساختمان پارسه | تلفن: ۸۸۸۴۹۲۱۱

## مقدمه

معماری کامپیوتر بر خلاف درس مدارهای منطقی که مبتنی بر رویه بوده بیشتر به خلاقیت فرد طراح بستگی دارد. به همین دلیل هرگز نمی‌توان دو کامپیوتر از دو سازنده متفاوت را مثال زد که مثلاً از نظر تعداد دستورهای زبان ماشین، شیوه نشان‌دهی، گنجایش حافظه، سرعت و ... یکسان باشند، زیرا طراحان آن‌ها متفاوت و در نتیجه خلاقیت آن‌ها یکسان نمی‌باشد. بنابراین مطالعه این درس دقت و توجه بیشتری را لازم دارد.

هدف بخش اول، آشنایی با طبقه‌بندی کامپیوترها، مولفه‌های لازم برای کامپیوتر، بیان تفاوت بین ریز عمل (Micro Operation) با عمل (Operation)، زبان طراحی سخت‌افزار RTL، تفاوت بین کامپیوتر Control - Flow و Data - Flow، کامپیوتر CISC با RISC، اسلوب‌شناسی طراحی، مروری بر مدارهای منطقی مجتمع MSI و BUS که در طراحی Register - Level مورد استفاده می‌گیرند.

بخش دوم به آشنایی با وظایف CPU، حداقل مولفه‌های لازم، اصول طراحی، CPU پیشنهادی Von Numman به عنوان CPU پایه و بنیادی و روش‌های بسط آن، تفاوت واکنشی، اجرا و پردازش دستورالعمل‌ها، روش‌های نشان‌دهی و اثر آن در کاهش حافظه مصرفی و افزایش سرعت و اصولی را که باید در طراحی فرمت دستورالعمل رعایت نمود و مخصوصاً اثر پردازش لوله‌ای در کاهش دادن Ints.Cycle اختصاص یافته است.

هدف بخش سوم، آشنایی با طراحی ALU برای اعداد با ممیز ثابت و اعداد با ممیز شناور، الگوریتم‌های جمع، تفریق، ضرب و تقسیم سریع، تاکید بر تسریع مدارهای محاسباتی با استفاده Pipeline، نحوه Set یا Reset نمودن FF های موجود در Program Status Word (PSW) می‌باشد.

بخش چهارم به طراحی واحد کنترل به روش سیم‌بندی شده (Hardwired) و ریزبرنامه‌سازی شده (Microprogramming)، روش‌های بهینه‌سازی، سیگنال‌های تنظیم وقت، سیگنال‌های کنترل و تفاوت بین آن‌ها، و بالاخره مقایسه دو روش پیاده‌سازی و استفاده از آن‌ها در کامپیوترهای RISC و CISC اختصاص یافته است.

هدف بخش پنجم، آشنایی با انواع حافظه‌ها، مشخصات حافظه ایده‌آل، حافظه سلسله مراتبی، حافظه مجازی، حافظه نهان (Cache)، نحوه تبدیل آدرس‌ها و انتقال اتوماتیک اطلاعات بین حافظه‌ها می‌باشد.

و بالاخره بخش ششم به Input/Output System، آشنایی با DMA، Programmed I/O، Cycle Stealing و به منظور Overlap نمودن کار CPU و DMA، Interrupt I/O و روش‌های Daisy - Chain و Vectored Interrupt به منظور شناسایی آدرس محل وقوع وقفه اختصاص داده شده است.

با امید توفیق  
اسماعیل نامور

$$\frac{S}{2} + \frac{Pc}{S}$$

$$\frac{1}{2} + \frac{Pc}{S^2} = e \quad S = \sqrt{2Pc}$$

..... ۵۸

..... ۷۲

..... ۷۷

..... ۸۷

..... ۹۷

..... ۱۰۷

..... ۱۱۷

..... ۱۲۷

..... ۱۳۷

..... ۱۴۷

..... ۱۵۷

..... ۱۶۷

..... ۱۷۷

..... ۱۸۷

..... ۱۹۷

..... ۲۰۷

..... ۲۱۷

..... ۲۲۷

..... ۲۳۷

..... ۲۴۷

..... ۲۵۷

..... ۲۶۷

..... ۲۷۷

..... ۲۸۷

..... ۲۹۷

..... ۳۰۷

..... ۳۱۷

..... ۳۲۷

..... ۳۳۷

..... ۳۴۷

..... ۳۵۷

..... ۳۶۷

..... ۳۷۷

..... ۳۸۷

..... ۳۹۷

..... ۴۰۷

..... ۴۱۷

..... ۴۲۷

..... ۴۳۷

..... ۴۴۷

..... ۴۵۷

..... ۴۶۷

..... ۴۷۷

..... ۴۸۷

..... ۴۹۷

..... ۵۰۷

### فصل اول روند توسعه معماری کامپیوتر

..... ۱ تعریف معماری کامپیوتر و سازمان کامپیوتر

..... ۵ کامپیوترها با برنامه ذخیره شده و پیشرفت‌های ایجاد شده

..... ۲۰ تفاوت کامپیوترهای RISC و CISC

..... ۳۰ طبقه‌بندی کامپیوترها

..... ۳۲ مولفه‌های لازم برای کامپیوتر

..... ۳۳ یک مدل انتزاعی برای کامپیوتر (ماشین تورینگ)

..... ۳۴ اسلوب‌شناسی طراحی (Design Methodology)

..... ۳۸ طراحی سلسله مراتبی

..... ۴۷ مکانیزم کنترل همگام

### فصل دوم طراحی پردازنده (Processor Desing)

..... ۵۳ وظایف CPU (واکشی، اجرا و پردازش)

..... ۵۵ سازمان بنیادی CPU (پیشنهادی Von Numman)

..... ۵۷ روش‌های بسط CPU پیشنهادی Von Numman

..... ۵۹ پردازش لوله‌ای

..... ۶۳ شرایط لازم برای پردازش لوله‌ای

..... ۶۵ مشکلات اساسی که موجب انحراف پردازش لوله‌ای دستورالعمل‌ها و روش‌های حل آن‌ها

..... ۶۶ نمایش اطلاعات

..... ۷۲ شرط وجود سرریز

..... ۸۲ مشکلات نمایش عدد صفر در فرمت اعداد با ممیز شناور

..... ۸۴ مجموعه دستورالعمل‌ها

..... ۸۵ روش‌های نشانی‌دهی

۸۵	..... دستورالعمل‌های تک‌آدرسی، دو آدرسی، ...
۹۰	..... عملیات حسابی، الگوریتم آن‌ها و طراحی مدار ALU برای اعداد با ممیز ثابت
۱۰۰	..... انواع ضرب‌کننده‌ها و تقسیم‌کننده‌ها برای اعداد با ممیز ثابت
۱۱۷	..... طراحی واحد ALU برای اعداد با ممیز شناور

### فصل سوم طراحی واحد کنترل (Control Design)

۱۲۲	..... وظایف واحد کنترل
۱۲۴	..... توالی‌دهی دستورالعمل‌ها و سخت‌افزار لازم
۱۲۸	..... تفسیر دستورالعمل‌ها و سخت‌افزار لازم
۱۳۲	..... روش‌های پیاده‌سازی واحد کنترل
۱۳۲	..... طراحی واحد کنترل سیم‌بندی شده
۱۳۶	..... طراحی واحد کنترل ریزبرنامه‌سازی شده
۱۳۸	..... روش پیشنهادی Wilkes و پیشنهادهایی برای بهبود آن
۱۳۹	..... پیاده‌سازی واحد کنترل مدار ضرب‌کننده به دو روش سیم‌بندی شده و ریزبرنامه‌سازی شده

### فصل چهارم حافظه (Memory)

۱۴۴	..... انواع حافظه و سلسله مراتب آن‌ها
۱۴۸	..... حافظه نیمه‌هادی (semiconductor Memory)
۱۵۱	..... حافظه با حلقه‌های مغناطیسی (Magnetic - Core Memory)
۱۵۳	..... حافظه‌های کمکی
۱۵۵	..... حافظه انجمنی
۱۵۷	..... حافظه مجازی
۱۵۸	..... نحوه تبدیل آدرس مجازی به آدرس واقعی توسط Mapping Table
۱۶۱	..... الگوریتم‌های جایگزینی (Page Allocation)
۱۶۳	..... حافظه نهان (Cache Memory) و پیاده‌سازی آن
۱۶۵	..... مکانیزم‌های اتوماتیک برای تبدیل آدرس تولید شده توسط CPU به آدرس متناظر با کلمات حافظه نهان
۱۶۶	..... Direct Mapping
۱۶۸	..... Associative Mapping
۱۶۹	..... Set - Associative Mapping
۱۷۰	..... الگوریتم‌های جایگزینی
۱۷۰	..... میانگین زمان لازم برای دستیابی به کلمات حافظه نهان

### فصل پنجم Input / Output System

۱۷۴	..... Programmed I/O
۱۷۶	..... Direct Memory Access (DMA)
۱۷۹	..... Interrupt I/O
۱۸۰	..... Polling
۱۸۲	..... Daisy - Chain
۱۸۳	..... Vectored - Interrupt